

デバイスのESD破壊試験方法について

2005年11月14日

Melexis-Japan FAE 大河裕二

【静電気破壊試験方法】

半導体デバイスのESD（静電気放電）破壊は、その取り扱い時の静電気放電によって発生します。これは、デバイスがハンドルされるときに使用される物およびデバイス自体の帯電特性と放電特性によって、いくつかの試験モデルが使用されています。この試験モデルは大きく分けて3つのモデルに分類されており、それぞれのESD耐性はそのモデルの静電気放電特性での静電気耐量ということになります。

(1) 人体モデル (HBM: Human Body Model)

人体モデルは、帯電によって人体に蓄積された静電気がICに放電する状態を試験するモデルで、人体の静電容量を100pFのコンデンサ、そして人体とデバイス間の接触抵抗を1500Ωの抵抗によってモデル化した試験方法です。この方法は、ICが静電気によって破壊されることが問題となった1980年頃から、米国の軍用規格(MIL-STD-883D method3015.7)でスタンダード化された規格で、米国の半導体メーカーで広く普及しているスタンダードです。また、最近では欧州を含めた海外半導体メーカーでは、このHBMはJEDECで規格化され、MILと同様に広く普及しています。日本では、旧EIAJ(日本電子機械工業会、現在はJEITA:電子情報技術産業協会)が1988年に正式に試験方法の1つとして採用しました。そして、1994年の改定(EIAJ ED-4701-1 G111A)で旧EIAJがそれまで標準として採用していたマシンモデル(200pF/0Ω)試験方法を標準試験から参考試験のランクに格下げしたことにより、現在ではHBMがJEITA規格の標準試験方法として規定されています。HBMは、MILおよびJEDEC(EIA/JEDEC:米国電子工業会/Joint Electron Device Engineering Council)で放電波形が細かく規格化されているため、試験装置間での条件のばらつきが少なく、デバイスメーカーとユーザー間で試験結果を公平に比較できる試験方法として、国内外で広く採用されています。

(2) マシンモデル (MM: Machine Model)

マシンモデルのESD試験方法は、電子機器の製造工程が、まだ手作業中心で行われていた頃に、日本国内の半導体メーカーの主に日立が中心となって、オペレータが器具を通して放電する場合のワーストケースをモデル化した試験方法です。これは当時、工程不具合の検証手段として日本国内で広く普及した試験方法です。また、日本国内でこの規格が一般的だった頃には、米国の半導体メーカーの一部で、HBM(MIL規格)とMM(旧EIAJ規格)の相関を取ろうとしていた動きもありましたが、HBMとMMの放電波形が同じではないことと、また、そもそも、全く別の環境をモデル化したことなどから、厳密に両方の規格の相関を取ることは難しく、仕方なく両方の試験方法でのデータを記載していたメーカーもありました。たとえば、1990年代前半のナショナル・セミコンダクタ社のRS232インターフェース用ICではそれぞれを、HBM(MIL)=2000V/MM=200Vと規定していました。ちなみに、HBMとMMの放電波形の比較は正確には難しいですが、同じ放電電圧の場合、接触抵抗の関係で、ピークはMMのほうがHBMより10倍ほど高くなります。そのため、参考用の一般論として、HBMの1/10程度の電圧がMMでの耐圧と言われていました。その後、ICは表面実装型パッケージが主流となり、また、最近の自動実装工程では、MMでの試験で発生する破壊モードが実際に発生する例は非常に少なくなってきています。そして、この試験方法は当初から放電波形を規定していなかったため、同じMMの試験装置でも機器やメーカーが変わると試験結果にバラツキが生じます。そのため、メーカーとユーザーで試験結果の相関がとれずに問題になるケースも多く、旧EIAJでは1994年の規格改定時に、このマシンモデルを正式な試験方法から将来廃止を前提とした参考試験扱いに格下げしています。

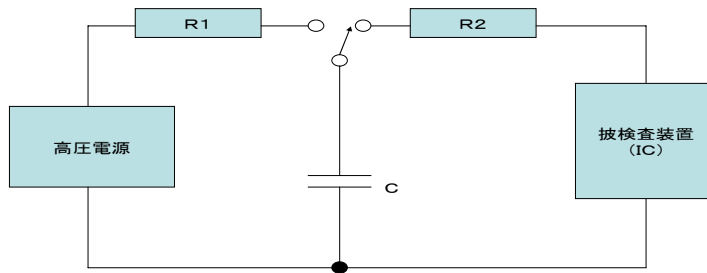
(3) デバイス帯電モデル (CDM: Charged Device Model)

パッケージ帯電モデル (CPM: Charged Package Model)

デバイス帯電モデルは、半導体デバイス自身に電荷が帯電した状態、そしてパッケージ帯電モデルは、デバイス付近にある帯電した物質から誘導された電荷が放電する状態をモデル化した試験方法です。このモデルは、実際にICの実装環境で発生する放電現象を、かなり近い形でシミュレーションすることが可能になっており、マウンターなどの工程で発生した実際のESD破壊モードとの相関も数多く確認されています。この2つの試験方法は、帯電と放電の方法が若干異なっていますが、ICからの放電現象としては同様に考えられることから、同等の試験方法と見なされています。この方式は現在JEITAで将来標準化にするための暫定規格として採用されています。また、JEDECではHBMと同様に標準規格として採用されています。

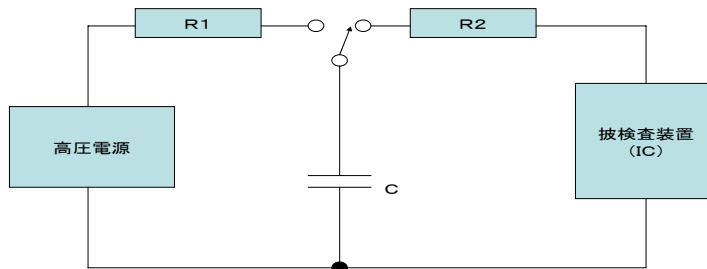
(4) ESD 試験方法

人体モデル (HBM)



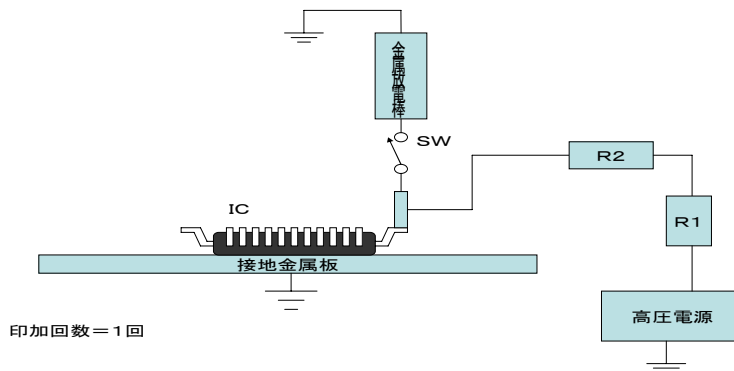
R1 = 入力抵抗
 R2 = 接触抵抗 (1500Ω)
 C = 帯電容量 (100pF)
 印加回数 = 3回

マシンモデル (MM)



R1 = 入力抵抗
 R2 = 接触抵抗 (0Ω)
 C = 帯電容量 (200pF)
 印加回数 = 1回

デバイス帯電モデル (CDM)



印加回数 = 1回

(5) ESD 試験規格

モデル	JEITA (旧 EIAJ)	EIA/JEDEC JESD	ESD Ass.	MIL std
HBM	ED-4701 C-111A (Std)	EIA/JEDEC JESD22-A114-A	ESD Ass. S5.1	MIL-STD-883D Method. 3015.7
CDM	EDX-4702	JESD22-C101		
MM	ED-4701 C111A (Ref)	EIA/JEDEC JESD22-A115-A		

Melexis 社では、基本的に EIA/JEDEC の人体モデル (HBM) を使用して、静電耐圧の規定を行っています。